

POWER SUPPLY CIRCUIT

Patent Number: JP9168236
Publication date: 1997-06-24
Inventor(s): TAKAHASHI MINORU
Applicant(s): SHINKO SEISAKUSHO CO LTD
Requested Patent: ☐ JP9168236
Application Number: JP19950346535 19951212
Priority Number(s):
IPC Classification: H02J1/00 ; H02J1/00 ; H02J1/00 ; H02J1/00 ; G05F1/00
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To suppress current consumption while no power is being supplied in a power supply circuit where the supply of power is turned off according to a command at a load side.
SOLUTION: When a power supply switch SW2 is turned on, a power supply voltage E1 is applied to the gate of a thyristor N6 as a trigger pulse to turn on the thyristor N6, a transistor Q4 is turned on, and the voltage E1 is converted to a voltage E2 by a regulator N7 and supplied to a load 2A. When a power supply interruption signal Soff is fed to a release means 3, the supply of power is stopped since the gate of the thyristor N6 is grounded to turn off the thyristor N6. While the supply of power is off, no backup to the thyristor N6 and the transistor Q4 is required.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-168236

(43) 公開日 平成9年(1997)6月24日

(51) Int. Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 2 J 1/00	3 0 7		H 0 2 J 1/00	3 0 7 D
	3 0 4			3 0 4 H
	3 0 6			3 0 6 Z
	3 0 9			3 0 9 C
G 0 5 F 1/00			G 0 5 F 1/00	L
審査請求 未請求 請求項の数 1 F D (全 5 頁)				

(21) 出願番号 特願平7-346535

(22) 出願日 平成7年(1995)12月12日

(71) 出願人 000146663

株式会社新興製作所

岩手県花巻市城内4番3号

(72) 発明者 高橋 稔

岩手県花巻市城内4番3号 株式会社新興
製作所内

(74) 代理人 弁理士 石井 光正

(54) 【発明の名称】 電源回路

(57) 【要約】

【課題】 負荷側の指令に従って電源供給をオフする電源回路において、電源供給がなされていない期間における消費電流を抑制する。

【解決手段】 電源スイッチSW2 をオンすると、電源電圧E1がトリガパルスとしてサイリスタN6のゲートに印加されてオン状態となり、トランジスタQ4がオンされ、電圧E1がレギュレータN7によって電圧E2に変換されて負荷2Aに供給される。電源切断信号Soffを解除手段3に与えると、サイリスタN6のゲートが接地されてオフ状態に移移することにより、電源供給が停止される。電源供給が停止されている間、サイリスタN6及びトランジスタQ4へのバックアップが不要となる。

